

PAT-NO: JP359200427A  
DOCUMENT-IDENTIFIER: JP 59200427 A  
TITLE: HYBRID INTEGRATED CIRCUIT  
PUBN-DATE: November 13, 1984

INVENTOR-INFORMATION:  
NAME  
SUDA, YOSHIYUKI  
SAITO, TAMIO

ASSIGNEE-INFORMATION:  
NAME TOSHIBA CORP  
COUNTRY  
N/A

APPL-NO: JP58073821  
APPL-DATE: April 28, 1983

INT-CL (IPC): H01L021/58  
US-CL-CURRENT: 29/827, 257/782 , 257/E21.505

ABSTRACT:

PURPOSE: To miniaturize the titled circuit and increase density by mounting conductive paste, which is filled into a hole formed so as to expose a metallic base body while penetrating an insulating resin layer and has electric connectivity with the metallic base body, and a circuit chip using the metallic base body as a wiring for grounding.

CONSTITUTION: An insulating resin layer 2 consisting of epoxy resin is formed on the surface of a metallic base body 1. Gold foils 3 are laminated

through thermocompression. The gold foils 3 are formed to a desired shape, and conductor path patterns are formed. A hole 4 is formed so as to expose the metallic base body 1 while penetrating the gold foil 3 and the insulating resin layer 2, the hole 4 is filled with epoxy group Ag paste as conductive paste 5, and the paste is electrically connected to the metallic base body 1. An integrated circuit chip 6 is arranged on the conductive paste 5, and the conductive paste 5 is solidified through baking to fix the integrated circuit chip 6. The hole is filled with the paste through a screen printing method, etc. The conductive paste 5 is filled in an extent that it slightly rises from the surfaces of the gold foils 3 because it combines an electric connection means between the integrated circuit chip 6 and the metallic base body 1 and a fixing means for the integrated circuit chip 6 onto the substrate.

COPYRIGHT: (C)1984,JPO&Japio

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—200427

⑤ Int. Cl.<sup>3</sup>  
H 01 L 21/58

識別記号 庁内整理番号  
6679—5 F

④ 公開 昭和59年(1984)11月13日

発明の数 1  
審査請求 未請求

(全 3 頁)

⑭ ハイブリッド集積回路

① 特 願 昭58—73821

② 出 願 昭58(1983)4月28日

③ 発 明 者 須田良幸

川崎市幸区小向東芝町1東京芝  
浦電気株式会社総合研究所内

④ 発 明 者 斎藤民雄

川崎市幸区小向東芝町1東京芝  
浦電気株式会社総合研究所内

⑤ 出 願 人 株式会社東芝

川崎市幸区堀川町72番地

⑥ 代 理 人 弁理士 則近憲佑 外1名

明 細 書

1. 発明の名称 ハイブリッド集積回路

2. 特許請求の範囲

金属基体と、前記金属基体上に形成された絶縁性樹脂層と、前記絶縁性樹脂層を貫通して前記金属基体を露出するように形成された孔と、前記孔に充填され前記金属基体と電気的接続を有する導電性ペーストと、前記導電性ペーストを介して前記金属基体上に固着され前記金属基体を接地用配線として用いる集積回路チップとを具備し、ことを特徴とするハイブリッド集積回路。

3. 発明の詳細な説明

[発明の技術分野]

本発明は、複数の集積回路チップを備えたハイブリッド集積回路に関する。

[発明の技術的背景とその問題点]

複数の集積回路チップを回路パターンを有する一つの基板上に固定し、ワイヤボンディング等で電氣的に接続するハイブリッド集積回路は、例えば大容量のメモリ、サーマルヘッドの駆動回路

部、密度センサ等の光電変換部の駆動回路部等、多方面で利用されている。

ところで、複数の集積回路チップを基板上に実装した場合の問題となるのが、接地用の配線である。例えばサーマルヘッド等においては、この接地用配線には数10人程度の電流が流れるため、一般の信号伝送路に比べ大面積の配線パターンを要する。従って接地用配線以外の配線パターンの占める面積が限られてしまうという問題点がある。

一方、電子機器の小型化に伴ない、配線パターンの高密度化が要求されている。しかしながら、このように配線パターンを形成し得る面積が限られているため高密度化には限界があった。またこのように大面積が接地用配線として必要であるため小型化にも限界があった。

[発明の目的]

本発明は以上の点を考慮してなされたもので、高密度の配線可能なハイブリッド集積回路を提供することを目的とする。

[発明の概要]

本発明は、金属基体と、前記金属基体上に形成された絶縁性樹脂層と、前記絶縁性樹脂層を貫通して前記金属基体を露出するように形成された孔と、前記孔に充填され前記金属基体と電気的接続を有する導電性ペーストと、前記導電性ペーストを介して前記金属基体上に固着され前記金属基体を接地用配線として用いる回路チップとを具備したことを特徴とするハイブリッド集積回路である。

本発明においては、金属基体としてアルミニウム板、銅板等を用いることができる。また絶縁性樹脂としては、エポキシ樹脂、ポリイミド樹脂、BT樹脂等を用いることができる。また導電性ペーストとしてはエポキシ系Agペースト、エポキシ系Niペースト等の樹脂系導電性ペースト等を用いることができる。

本発明における絶縁性樹脂層を貫通する孔は、金属基体上に絶縁性樹脂層をコーティングした後ドリル等の機械的手段、レーザー光照射等により形成することができる。またスクリーン印刷等の手段によりあらかじめ孔を有するパターンの絶縁性

樹脂層を形成してもよい。

通常集積回路チップを装着すべき位置のパッドは集積回路チップの大きさにあわせて、3〜6mm角の大きさに形成されるため、孔径は製造上の誤差を考慮して0.3〜1mm程度が好ましい。またあまり孔径が大きすぎると集積回路チップの固定が不安定となってしまう。

また絶縁性樹脂層上には、金箔等の導体箔をラミネートして所望のパターンにエッチングしたり導電性ペーストを印刷したりして回路パターンを形成する。例えば導体箔を形成する場合、前述の孔の形成は、ラミネートの前後どちらでも行なうことができる。すなわち導体箔形成後、導体箔、絶縁性樹脂とともに貫通するように孔を形成しても良いし、あらかじめ孔を有する絶縁性樹脂層上に導体箔をラミネートし、孔の部分の導体箔をエッチング等により除去しても良い。

本発明においては、金属基体を接地用配線として用い、集積回路チップの基板への固定と、集積回路チップと接地用配線の電気的接続を導電性

ペーストにより同時に行なうことができる。

従って絶縁性樹脂層表面に接地用配線を形成する必要がなくなり、ハイブリッド集積回路を小型化にすることができる。一般に金属基板上に絶縁性樹脂層を形成した金属ベース基板は、熱放散性、熱伝導性の良いことが知られているが、本発明では集積回路チップが絶縁性樹脂に比べ熱伝導性の良い導電性ペーストを介して直接金属基体に接続されているため、この集積回路チップからの熱放散性が非常に良好となる。

またボンディングワイヤ等による接続に比べ、導電性ペーストによる接続は、接触面積が大きいため流し得る電流容量も大きく安定性に優れている。さらに導電性ペーストによる接続は電気的に良好であるため、集積回路チップと接地用配線間における電圧降下を減少することができる。従ってハイブリッド集積回路の消費電力を低減することができる。また金属基体を接地用配線として用いることにより、絶縁性樹脂層上に形成された導体層に比べ低抵抗であるため外部からのノイズに

強く、流し得る電流容量も大きい。

#### [発明の効果]

以上説明したように本発明によれば、小型化、高密度化可能なハイブリッド集積回路を得ることができる。特にサーマルヘッドの駆動回路部等の大電流が流れる機器に用いると効果的である。

#### [発明の実施例]

本発明の実施例を説明する。

第1図は本実施例を工程順に示すハイブリッド集積回路の断面図である。

厚さ1mmのステンレス板を金属基体(1)として用い、この金属基体(1)表面にエポキシ樹脂からなる絶縁性樹脂層(2)を形成する。次にこの絶縁性樹脂層(2)表面に金箔(3)を熱圧着によりラミネートする。続いてフォトリソエッチング工程を用い、金箔(3)を所望形状とし、導体路パターンを形成する(第1図(4))。

次に、孔(4)を形成する。この孔(4)は、数値制御ボール盤を用い、金箔(3)、絶縁性樹脂層(2)を貫通して、金属基体(1)が露出するように形成する(第

1図(b)。このとき、金属基体(1)表面を少しけずりとする程度に穴開けを行なうことが好ましい。孔(4)径は0.5mmとした。このように穴開けを行なうことにより金属基体(1)表面の酸化物等が除去されるため、導電性ペースト(5)との電気的接続が良好となる。

このように形成された孔(4)に、導電性ペースト(5)としてエポキシ系A&Bペーストを充填し、金属基体(1)との電気的接続をとる(第1図(c))。続いてこの導電性ペースト(5)上に集積回路チップ(6)を配線し、120℃、20分間ベーキングすることにより導電性ペースト(5)を固化し、集積回路チップ(6)を固定する。この導電性ペースト(5)の充填はスクリーン印刷法、ディスペンサーを用いて行なう。またこの導電性ペースト(5)は、集積回路チップ(6)と金属基体(1)との電気的接続手段及び基板への集積回路チップ(6)の固定手段を兼ねるため、金箔(3)表面からわずかに厚みがある程度に充填することが好ましい。また前記孔(4)も金属基体(1)に凹部を形成するように設け、この凹部に導電性ペースト

(5)を充填するようにすれば、集積回路チップ(6)の固着の安定性が増す。集積回路チップ(6)からの配線はボンディングワイヤ(7)を接続することにより行なう(第1図(d))。

このように構成されたハイブリッド集積回路では、

①金属基板を集積用配線として用いることにより大きい電流量を得ることが可能であり、また接地電位が安定しており外部ノイズに対して強固である。

②導電性ペーストを介して直接集積回路チップを金属基板に固定するため、熱放散性がより一層すぐれたものとなる。また接地用配線としての金属基板との接続も安定である。

③穴開けを機械的に行なうことができるため、製造上容易である。

等の効果を得ることができる。

本実施例では一層の配線であったが、絶縁性樹脂層を導体層上に形成し多層配線を行なってもよい。さらに、多層に配線したらの複数の絶縁性樹脂

層を貫通するように穴開けを行なうことも可能である。また金属基体を集積回路チップ以外の素子の接地用配線として兼用することも可能である。この場合、穴開け、導電性ペーストの充填を行なって導体層と金属基体との電気的導通を図ればよい。

#### 4. 図面の簡単な説明

第1図は本発明の実施例を説明するためのハイブリッド集積回路の断面図。

- 1…金属基体、
- 2…絶縁性樹脂層、
- 3…金箔、
- 4…孔、
- 5…導電性ペースト、
- 6…集積回路チップ、
- 7…ボンディングワイヤ。

代理人 弁理士 則 近 藤 祐  
(ほか1名)

第 1 図

